

## ⑫ 公開特許公報 (A) 昭64-90524

⑬ Int. Cl.

H 01 L 21/205  
 C 30 B 25/02  
 29/40  
 H 01 L 21/76  
 29/80

識別記号

府内整理番号

⑬ 公開 昭和64年(1989)4月7日

7739-5F  
 Z-8518-4G  
 8518-4G  
 Z-7638-5F  
 F-8122-5F

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体素子の製造方法

⑮ 特願 昭62-249443

⑯ 出願 昭62(1987)10月1日

⑰ 発明者 岩田直高 東京都港区芝5丁目33番1号 日本電気株式会社内

⑯ 出願人 日本電気株式会社 東京都港区芝5丁目33番1号

⑰ 代理人 弁理士 内原晋

## 明細書

発明の名称 半導体素子の製造方法

## 特許請求の範囲

(1) IV族結晶基板上に(100)面及び(110)面を有する台地状の構造体を形成させる工程、引き続いて、原子層エピタキシャル成長法によりIII-V族化合物半導体層を形成する工程を含むことを特徴とする半導体素子の製造方法

## 発明の詳細な説明

## (産業上の利用分野)

本発明は、半導体素子の製造方法、特に素子間の電気的な分離に関する。

## (従来の技術)

近年Si基板上のGaAs成長など、IV族結晶基板上にIII-V族化合物半導体層を形成する技術が注目されている。(アライド・フィジクス・レターズ, 14, P1149, 1984)。それは、例えばSi能動素子と、GaAs能動素子のモ

ノリシック集積化など、主に応用面から期待されているからである。しかしながら、集積回路を作ろうとするとIV族結晶基板上のIII-V族化合物半導体層に形成する能動素子の電気的な分離の方法は、半絶縁性GaAs基板上にGaAsMESFETを形成する場合などと同じ従来の手法に依ざるを得ないと考えられる。すなわちこの分離法は同一ウエハ上に形成される能動素子の電気的な分離は、反絶縁性基板上の所定の領域にマスクを設け、その後イオン注入法や拡散法によりマスクを施していない領域にのみ不純物を導入することにより行なわれている。即ち、マスクを施さなかった領域に形成された能動層は、マスクを設けたことにより不純物が導入されず反絶縁性のままである領域と反絶縁性基板に囲まれることにより素子間の分離が達成されている。

## (発明が解決しようとする問題点)

従来の技術により素子間の分離を行なう場合は、能動層と能動層の間の反絶縁層により十分な素子間分離を得るために、素子と素子の間隔を広

くとする必要がある。この欠点は、現在のところ能動層と能動層の間の反応層に選択的に能動層とは逆の形の不純物を導入することにより、ある程度解消されている。

しかし、この方法によればプロセスが複雑になることは明らかである。本発明の目的は、プロセスを複雑にすることなく容易にIV族結晶基板上のIII-V族化合物半導体層に形成する能動素子間の電気的な分離を可能とする半導体素子の製造方法を提供することにある。

#### (問題点を解決するための手段)

本発明の半導体素子の製造方法は、IV族結晶基板上に(100)面及び(110)面を有する台地状の構造体を形成させる工程、引き続いて、原子層エピタキシャル成長法によりIII-V族化合物半導体層を形成する工程を含むことを特徴としている。

#### (作用)

III-V族化合物半導体の原子層エピタキシャル成長は、III族原料ガスとV族原料ガスを交互に基

板へ供給することにより達成される。例えばIII-V族化合物半導体結晶上に原子層エピタキシャル成長を行なう場合を想定すれば、基板表面がIII族元素面の場合には、まずV族原料ガスを導入しV族元素を1原子層吸着させ、次に今度はその上にIII族元素を1原子層吸着させるという操作を繰り返すことによって成長が進行する。従って、表面が单一の元素からなる面であるところの例えば(100)面上に原子層エピタキシャル成長を行なえば、点欠陥の発生は極めて低い。一方、表面がIII族元素とV族元素からなる面であるところの例えば(110)面上に原子層エピタキシャル成長を行なった場合は状況が異なる。ここで、表面がIII族元素とV族元素が共存する面に、III族原料ガスが供給された場合を想定する。供給されたIII族元素と基板表面のV族元素が結合する場合が、最も系の化学的、電気的エネルギーを最小にするため、最も起こりやすい反応である。しかし、III族元素とV族元素が共存する面では、基板表面のIII族元素と供給されたIII族元素が結合する場合なども

有り得る。従って、この面を用いた場合は、III族原料ガスとV族原料ガスを交互に基板へ供給する原子層エピタキシャル成長法によても、例えば、III族位置の空孔、V族位置の空孔、III族位置にV族元素が置換した欠陥、V族位置にIII族元素が置換した欠陥などの点欠陥が発生する。以上は例として基板にIII-V族化合物半導体結晶を用いその上にIII-V族化合物半導体結晶を原子層エピタキシャル成長する場合について示した。ところで、IV族半導体結晶を基板として用い、その上にIII-V族化合物半導体を成長する場合でも、エピタキシャル成長が可能であることは、例えばSi基板上のGaAs成長やGe基板上のGaAs成長などで示されている。例えばSi基板上のGaAs成長では、約4%の格子不整合にもかかわらず、格子軸のそろった成長及び伝導形の制御も可能である。従って、SiやGeなどのIV族半導体結晶基板の(100)面または(110)面上にIII-V族化合物半導体結晶を原子層エピタキシャル成長した場合でも、上で示した原子層エピタキシャル成長によるIII-V族

化合物半導体層の(100)面及び(110)面での効果は同様に得られる。

ところで、III-V族化合物半導体では点欠陥、例えばIII族位置の空孔、V族位置の空孔、III族位置にV族元素が置換した欠陥、V族位置にIII族元素が置換した欠陥は、禁制帶中に深い単位を形成することが計算より指摘されている。

フィジカル・レビュー・B(Phys. Rev. B 31 (1985) 968) 特にGaAsやAlGaAs, GaAsP系では、点欠陥に起因したE-L2と呼ばれる深い単位が高濃度存在することが知られている。エレクトロニクス・レターズ(Electron. Lett. 13 (1977) 191) 禁制帶の特に中央付近に単位が高濃度存在する半導体中では、浅いドナーやアクセプタ単位から活性したキャリアが深い単位に捕獲される。従って、半導体は電気的に補償され、高抵抗化する。この現象は、深い単位の濃度が浅いドナーやアクセプタ単位の濃度より高い場合に生じる為、意図的に浅いドナーやアクセプタ単位を形成する不純物を導入または添加した場合であっても、その濃度が深

い単位の濃度より低ければ、高抵抗化は達成されたままである。故に例えば(110)面上のエピタキシャル成長では、点欠陥が発生する為、(100)面上のⅢ-V族化合物半導体中には深い単位が発生し、半導体は高抵抗化する。一方、表面が単一の元素からなる面であるところの例えば(100)面上に原子層エピタキシャル成長を行えば、点欠陥の発生は極めて低い為、深い単位はほとんど発生しない。従って、この(100)面上のⅢ-V族化合物半導体は伝導形の制御が可能であり、能動層として使用することができる。以上の理由により、原子層エピタキシャル成長によれば、(100)面上のⅢ-V族化合物半導体を能動層として、(100)面上のⅢ-V族化合物半導体を絶縁層として使用することができる。

なお、(110)面と(100)面は、お互いに垂直な面であるので、能動層と絶縁層はお互いに垂直の関係になる。これらの面の形成には、反応性イオンエッティング法等が適用でき加工も容易である。しかも、能動層とは垂直の絶縁層を長くと

ることにより絶縁性を高めることができる為、素子の高集積化が可能である。

#### (実施例)

本発明の実施例を、第1図を参照して説明する。第1図で(a)は、p-形Si(100)基板11上に、AZ2400レジストを200°Cで熱処理しマスク12を形成したウエハの外観図である。マスクの各辺は(110)と等価な方向であり、形状は一辺が100μmの正方形、マスクの間隔は10μmである。

このウエハを5%のCHF<sub>3</sub>を含んだSF<sub>6</sub>ガス80sTorrの等圧気中において0.2V/cm<sup>2</sup>の出力で10分間反応性イオンエッティングを行なった。第1図で(b)は、反応性イオンエッティングを施した後のウエハの外観図である。形成された台地状の構造体13、14の高さは1μmであり、それぞれ4つの側面15は、(110)と等価な面である。このウエハにおいてⅢ族原料ガスにGaCl、V族原料ガスにAsH<sub>3</sub>を用いた450°Cにおける各層200回の原子層エピタキシャル成長を行なった。第1

図で(c)は、成長後のウエハの断面図であり、斜研磨より求めたGaAs成長層16の膜厚は、(100)面上で5600Å、(110)面上で4000Åであった。第1図で(d)は、このウエハの各台地状構造体の上部の4つの端にAuGeによるオーミックコンタクト17を形成した様子を示した図である。同じ(100)面上に形成されたオーミックコンタクト間では導通が認められ、ホール測定より伝導形はn形でキャリア濃度が2×10<sup>16</sup>cm<sup>-3</sup>であることが分かった。一方、隣り合った台地状の成長層間では導通は認められず、完全に素子間の電気的分離が達成できることを確認した。以上のように、本発明によれば、プロセスを複雑にすることなく容易に素子間の電気的な分離が可能となる。

以上、実施例においてはSi結晶基板を例にとって示したが、基板はⅢ-V族化合物半導体の原子層エピタキシャル成長が可能な他のⅣ族結晶基板、例えばGe結晶などにも本発明は適用できる。また基板の面指数も、実施例においては(100)面

を例にとって示したが、(100)面に限られたものではなく、(110)面や他の面指数でも良い。要は、基板上に(100)面と(110)面を接する面として形成できれば、本発明の効果が期待できることは作用で示したように明らかである。また実施例においては、Ⅲ族原料ガスにGaCl、V族原料ガスにAsH<sub>3</sub>を用いたGaAs原子層エピタキシャル成長手法について示したが、他の原料ガスを用いた原子層エピタキシャル成長手法、例えばⅢ族原料ガスにGa(CH<sub>3</sub>)<sub>3</sub>、V族原料ガスにAsH<sub>3</sub>を用いた原子層エピタキシャル成長手法においても実施可能であることは明らかである。さらにGaAs以外のⅢ-V族化合物、例えばGaP、GaAsP、InPなどについても応用可能である。

#### (発明の効果)

以上のように本発明によれば、プロセスを複雑にすることなく容易に素子間の電気的な分離が可能になるばかりではなく、ウエハ上の素子の集積度も高めることができる。

#### 図面の簡単な説明

第1図(a),(b),(c),(d)は、本発明により素子間の電気的な分離を行なう方法の要部工程の概念を示す図である。

11…Si(100)基板、12…マスク、13…  
14…構造体、15…(110)側面、16…  
GaAs成長層、17…AuGeオーミックコンタクト

代理人弁理士内原晋

